

МИНИСТЕРСТВО ВЫСШЕГО И СРЕДНЕГО СПЕЦИАЛЬНОГО ОБРАЗОВАНИЯ РСФСР

Куйбышевский ордена Трудового Красного Знамени авиационный  
институт имени академика С.П.Королева

ИЗУЧЕНИЕ ВЫПОЛНЕНИЯ ФУНКЦИЙ УПРАВЛЕНИЯ  
И ОБРАБОТКИ ИНФОРМАЦИИ В МИКРОПРОЦЕССОРЕ  
С ФИКСИРОВАННЫМ НАБОРОМ КОМАНД

Методические указания к  
лабораторной работе № I

Составитель    Бояринцев В.И.

Куйбышев 1987

## СОДЕРЖАНИЕ

стр.

1. Цель работы	3
2. Краткие сведения из теории	3
3. Описание лабораторной установки	13
4. Размещение программы в памяти микро-ЭВМ	15
5. Порядок выполнения работы	15
Содержание отчета	17
Контрольные вопросы	17
Литература	

## СОКРАЩЕНИЯ И УСЛОВНЫЕ ОБОЗНАЧЕНИЯ

<i>A</i>	- аккумулятор
<i>АЛУ</i>	- арифметико-логическое устройство
<i>БРА</i>	- буферный регистр адреса
<i>БРД</i>	- буферный регистр данных
<i>ДШК</i>	- дешифратор команд
<i>ПДП</i>	- прямой доступ в память
<i>РК</i>	- регистр команд
<i>РОН</i>	- регистр общего назначения
<i>РП</i>	- регистр признаков
<i>УС</i>	- указатель стека
<i>В<sub>2</sub></i>	- второй (старший) байт команды
<i>В<sub>3</sub></i>	- третий (младший) байт команды
<i>ССС</i>	- код признаков (условий перехода)
<i>DDD</i>	- код одного из РОН в формате команды, являющегося приемником информации
<i>M</i>	- ячейка памяти, адрес которой хранится в регистровой паре <i>H-L</i>
<i>RP</i>	- код регистровой пары ( <i>B-C ; D-E ; H-L</i> или <i>PS</i> ) в формате команды
<i>R</i>	- регистр общего назначения в мнемонике команды
<i>rp</i>	- регистровая пара ( <i>B-C ; D-E ; H-L</i> или <i>PS</i> ) в мнемонике команды
<i>rh</i>	- регистр пары, в котором содержатся старшие разряды
<i>rl</i>	- регистр пары, в котором содержатся младшие разряды
<i>SSS</i>	- код одного из РОН в формате команды, являющегося источником информации

- SP - указатель стека  
[ ] - содержимое регистра или ячейки памяти

## 1. ЦЕЛЬ РАБОТЫ

Целью настоящей работы является:

- изучение структуры микропроцессора КР580ИК30А и его технических характеристик;
- изучение особенностей размещения программ и данных в памяти микропроцессорной системы;
- изучение выполнения отдельных команд и простых программ;
- изучение конструкции микро-ЭВМ типа КИ-10.

## 2. КРАТКИЕ СВЕДЕНИЯ ИЗ ТЕОРИИ

Типичным представителем однокристалльных микропроцессоров (МП), имеющих фиксированный набор команд и классическую архитектуру с отдельными шинами адреса и данных, является МП типа КР580ИК30А. Он рассчитан на самые разнообразные применения в качестве ядра микропроцессорной системы. Основные области его применения - устройства цифровой автоматики, микро-ЭВМ, контроллеры.

Структурная схема БИС КР580ИК30А представлена на рис. 1.

Микропроцессор КР580ИК30А имеет восьмиразрядную внутреннюю шину данных. Обмен данных между внутренней шиной данных и шиной данных микропроцессорной системы ШД (D0...D7) осуществляется через двунаправленный буферный регистр данных БРД.

Шестнадцатиразрядная шина адресов ША (A0...A15) позволяет МП осуществлять непосредственную адресацию до 64 Кбайт памяти.

Буферные регистры адреса БРА и данных БРД имеют выходы с тремя состояниями (высокий уровень, низкий уровень и состояние с высоким выходным сопротивлением), что позволяет отключать МП от шин системы при реализации режима прямого доступа к памяти со стороны внешних устройств.

Восьмиразрядное арифметико-логическое устройство (АЛУ) позволяет выполнять арифметические, логические операции и операции сдвига над двоичными данными, представленными в дополнительном коде или над двоично-десятичными данными. Предусмотрена возможность осуществлять при необходимости перевод содержимого аккумулятора из двоичной в двоично-десятичную форму. Информация о результате

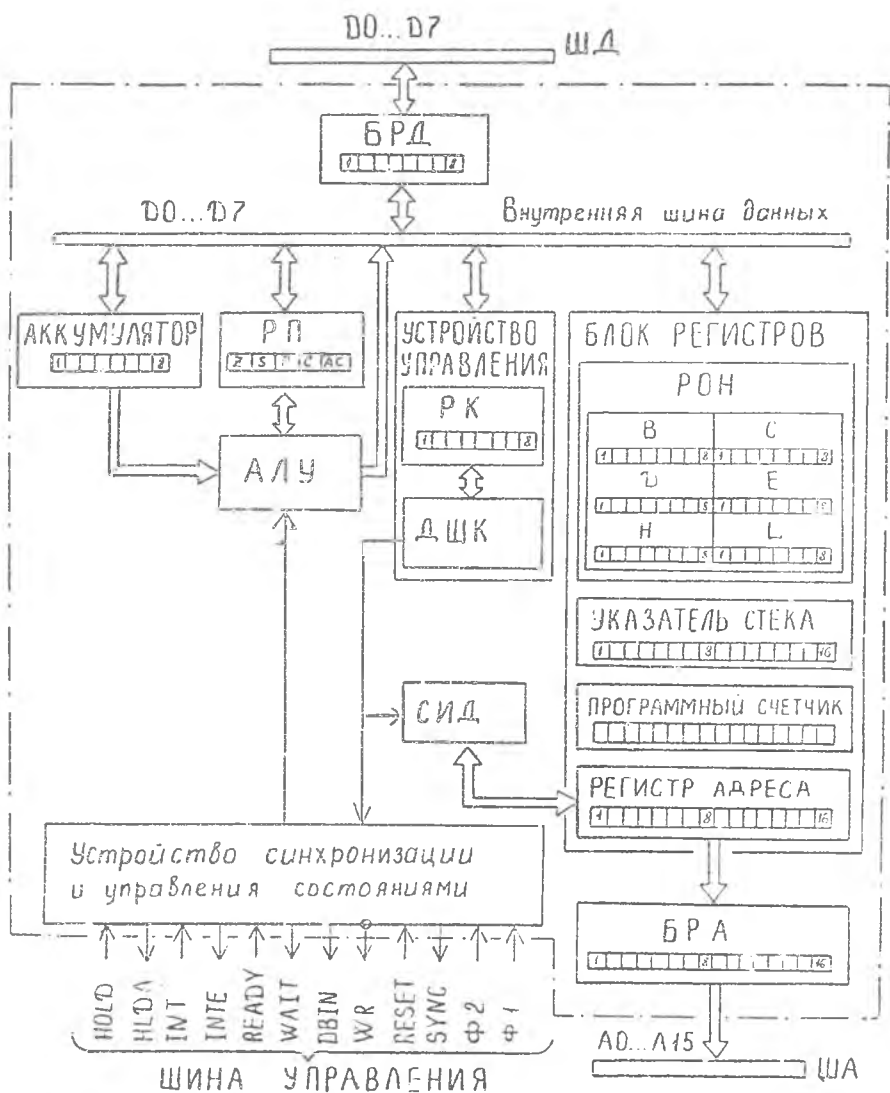


Рис. 1. Структурная схема БИС КР580ИК80А

↔ - шины адресов и данных

⇔ - цепи управления

выполнения команды заносится в 5-разрядный регистр признаков  $P$ .

АЛУ формирует следующие признаки: нулевого результата  $Z$ , знака  $S$ , переноса  $C$  из старшего бита, переноса  $AC$  из третьего бита аккумулятора, четности  $P$ . Признаки  $AC$  и  $C$  при выполнении операций над числами в десятичной системе счисления используются для коррекции результата.

Шестнадцатиразрядный регистр адреса предназначен для приема и хранения в течение одного машинного цикла адреса (команды или операнда) и выдачи его на БРА и на схему инкремент-декремент (СИД).

Программный счетчик  $PC$  используется для хранения адреса команды, подлежащей выполнению. После начальной установки  $PC$  переходит в состояние 0 и выполнение программы начинается с нулевой ячейки программной памяти. После выборки каждого байта команды содержимое  $PC$  автоматически увеличивается на единицу.

Шестнадцатиразрядный указатель стека  $US$  хранит адрес последней занятой ячейки в стековой памяти (вершины стека). Содержимое  $US$  уменьшается перед записью кода в стек и увеличивается после чтения.

Блок регистров включает шесть 8-разрядных регистров обдого назначения ( $POH$ ), которые обозначаются  $B, C, D, E, H, L$ . В зависимости от типа выполняемой команды эти регистры могут использоваться как самостоятельно, так и путем объединения в 16-ти разрядные пары  $B-C$ ;  $D-E$ ;  $H-L$ . В последнем случае байты  $B, D, H$  являются старшими,  $C, E, L$  - младшими.

Специальными командами  $MOV r_1, r_2$ ;  $MOV r, m$ ;  $MOV m, r$ ;  $LDA M$ ;  $STA M$ ; (см. Приложение I) можно загрузить в любой  $POH$  данные из памяти, передать данные из одного  $POH$  в другой и запомнить содержимое любого  $POH$  в памяти. Содержимое любого  $POH$  может быть операндом в разнообразных операциях.

Устройство управления  $УУ$  состоит из регистра команд  $PK$ , предназначенного для приема кода операции, поступающего в  $МП$ , и хранения его на все время выполнения команды, дешифратора команд, предназначенного для расшифровки, когда операции и выработки последовательности микрокоманд, подаваемых на логические блоки  $МП$  в соответствии с микропрограммой выполнения команды. В  $УУ$   $МП$  КР580ИЖУА реализован принцип "жесткой логики" управления. Основу  $УУ$  составляют программируемые логические матрицы.

Схема управления  $МП$ -системой координирует выполнение всех команд  $МП$  и вырабатывает сигналы, поступающие в другие компоненты системы.

Управляющие сигналы МП КР580ИВ80А можно разделить на следующие группы:

1. Сигналы управления состоянием МП (*RESET*, *READY*, *WAIT*).
2. Сигналы управления шинами адреса и данных (*DBIN*,  $\overline{WR}$ , *HOLD*, *HLDА*).
3. Сигналы, связанные с прерываниями (*INT*, *INTE*).

Назначение сигналов управления:

- RESET* (СБРОС) – поступление этого сигнала вызывает установку внутренних узлов МП в исходное состояние.
- READY* (ГОТОВНОСТЬ) – поступление этого сигнала от внешнего устройства приостанавливает работу МП до тех пор, пока устройство не будет готово к обмену данными с МП.
- WAIT* (ОЖИДАНИЕ) – сигнал, свидетельствующий о том, что МП приостановлен (находится в состоянии ожидания)
- DBIN* (ПРИЕМ) – сигнал, по которому слово, находящееся на ШД, загружается в один из внутренних регистров МП.
- $\overline{WR}$  (ПЕРЕДАЧА) – сигнал, по которому слово, находящееся на ШД, загружается во внешний регистр или ячейку памяти.
- HOLD* – сигнал запроса прямого доступа в память со стороны внешнего устройства.
- HLDА* – сигнал подтверждения запроса прямого доступа в память, означающий, что БРД и БРА переключены в высокоимпедансное состояние.
- INT* – сигнал запроса прерывания со стороны внешнего устройства.
- INTE* – сигнал подтверждения прерывания, определяющий возможность (*INTE* =1) или невозможность (*INTE* =0) обслуживания микропроцессором запросов внешних устройств.

При рассмотрении-управляющих сигналов нетрудно заметить парность большинства из них (*READY-WAIT*, *DBIN-WR*, *HOLD-HLDА*, *INT-INTE*)

Микропроцессор имеет 3 линии синхронизации:

- $\Phi 1$ ,  $\Phi 2$  – неперекрывающиеся во времени сигналы от внешнего генератора тактовых импульсов;
- SYNC* (СИНХРО) – сигнал идентификации начала каждого машинного цикла.

МП КР580ИК80А имеет фиксированный набор команд, часть из которых приведена в Приложении I. Длина команд - 1, 2 или 3 байта.

При указании в команде полного 16-битного адреса памяти или 16-битного кода операнда она становится 3-байтной: первым байтом всегда является код операции, вторым - байт  $B_2$ , содержащий младшие 8 бит адреса или операнда, а третьим - байт  $B_3$ , содержащий старшие 8 бит адреса или операнда. Такая команда занимает в памяти три смежные ячейки.

Выполнение команды в МП системе, как в любой ЭВМ, состоит из 3-х этапов:

- выборка команды,
- считывание операнда,
- собственно выполнение операции.

На этапе выборки команды содержимое ПС по ША передается в память и сигналом считывания  $DBIN$  производится выборка первого байта команды - кода операции. По ШД он передается в МП и загружается в РК. Одновременно с этим СИД производит инкремент ПС, который указывает на следующую ячейку программной памяти. По коду операции УУ распознает команду и в случае необходимости осуществляет действия по выборке 2-го и 3-го байтов команды. В случае 3-байтной команды содержимое ПС по ША снова передается в память, осуществляется считывание второго байта  $B_2$  команды и передача его по ШД в младшие биты РА. Одновременно выполняется инкремент ПС, который указывает на следующую ячейку памяти. Аналогично в старшие биты РА считывается третий байт  $B_3$  данной команды. Выборка команды завершена, а ПС содержит адрес, на 3 единицы больший начального.

На этапе считывания операнда содержимое РА по ША передается в память, сигнал  $DBIN$  производит считывание, байт операнда по ШД загружается во внутренний регистр АЛУ (на рис. I не показан). Теперь МП готов к собственно выполнению операции (схема управления МП - системой через УУ подключает на другой вход АЛУ аккумулятор и коммутирует схему АЛУ на выполнение операции, определяемой ходом операции, хранящимся в РК. АЛУ выполняет операцию и формируемый на его выходах результат через внутреннюю ШД загружается в аккумулятор. Трехбайтные команды в МП КР580ИК80А связаны только с передачами слов, поэтому третий этап описан здесь для некоторой гипотетической команды. На этом выполнение команды заканчивается и МП <sup>ГТ</sup>ГТ<sup>ОД</sup> выполняет следующую команду, адрес которой уже сформирован в ПС.

Время выполнения команды можно представить состоящим из ряда временных интервалов. Наиболее короткий интервал времени, равный периоду следования тактовых импульсов  $\Phi 1$ ,  $\Phi 2$ , называется машинным тактом или просто тактом. Несколько тактов (от 3 до 5 в зависимости от команды) образуют машинный цикл. Машинный цикл представляет собой время, необходимое для извлечения 1 байт информации из памяти или внешнего устройства или выполнения команды длиной 1 байт. Число машинных циклов может быть от одного (для самой короткой команды) до пяти (для самой длинной),

В МП КР580 имеется 10 типов машинных циклов, которые могут быть при выполнении команды: выборка первого байта команды, чтение из памяти, запись в память, чтение из стека, запись в стек, ввод данных в периферийное устройство, вывод данных из периферийного устройства, разрешение прерывания, останов, разрешение прерывания при останове. При этом первым машинным циклом всегда является выборка первого байта команды.

Для нормальной работы МП системы недостаточно только управляющих сигналов, присутствующих на шине управления (рис. 1), требуется более подробная информация о внутреннем состоянии МП. В то же время снять такую информацию со схемы управления МП-системой без увеличения числа выводов микросхемы не представляется возможным. Решение "проблемы внешних выводов" в МП КР580 обеспечивается мультиплексированием шины данных с последующим запоминанием информации о внутреннем состоянии МП во внешнем по отношению к МП регистре. Для этого в первом такте каждого машинного цикла процессор выдает на ШД 8-разрядное слово состояния, определяющее тип этого цикла, и формирует сигнал *SYNC*, по которому слово состояния запоминается во внешнем регистре.

Биты слова состояния процессора независимы и имеют следующее назначение.

- D7(MEMR)* - память. Свидетельствует о том, что ШД будет использоваться для приема данных из памяти в МП.
- D6(INP)* - ввод. Свидетельствует, что на ША установлен адрес внешнего устройства, а входные данные будут переданы на ШД при сигнале *DBIN* = 1.
- D5(MI)* - свидетельствует о том, что в МП принимается первый бит команды, являющийся кодом операции.
- D3(HLTA)* - подтверждение останова. Свидетельствует о том, что МП перешел в состояние останова.
- D4(OUT)* - вывод. Свидетельствует о том, что на ША установлен адрес внешнего устройства, а на ШД при сигнале  $\overline{WR} = 0$



будут выданы данные;

$D2(STAK)$  - стек. Свидетельствует о том, что на шине адреса установлено содержимое указателя стека.

$D1(\overline{WO})$  - запись - вывод. Идентифицирует МП в текущем машинном цикле как получатель информации ( $\overline{WO}=1$ ) или как источник информации ( $\overline{WO}=0$ ).

$D0(INTA)$  - подтверждение прерывания. Используется для ввода в РК МП команды  $RST$  (рестарт) из блока прерываний.

Каждый разряд внешнего регистра, в котором хранится слово состояния процессора в течение одного машинного цикла, подключен к соответствующим входам интерфейсных схем периферийных устройств, определяя тем самым режим их функционирования в соответствии с типом машинного цикла. Соответствие слова состояния типу машинного цикла устанавливается по табл. I

Зная содержание команды (Приложение I) и типы машинных циклов (табл. 4), можно определить последовательность машинных циклов для каждой команды микропроцессора.

Таблица I

Соответствие слова состояния типу машинного цикла МП

Тип машинного цикла	Номер и наименование разряда слова состояния							
	D7 память	D6 ввод	D5 MI	D4 вывод	подт D3 ост	D2 стек	запись выв D1	подтв прер.
Выборка первого байта команды	0	0	0	0	0	0	I	0
Чтение из памяти	I	0	0	0	0	0	I	0
Запись в память	0	0	0	0	0	0	0	0
Чтение из стека	I	0	0	0	0	I	I	0
Запись в стек	0	0	0	0	0	I	0	0
Ввод данных	0	I	0	0	0	0	I	0
Вывод данных	0	0	0	I	0	0	0	0
Разрешение прерывания	0	0	I	0	0	0	I	I
Останов	I	0	0	0	I	0	I	0
Разрешение прерывания при останове	0	0	I	0	I	0	I	I

### Примеры

1. Команды  $MOV r_1, r_2$  ( $r_1, r_2 \neq M$ ) имеют один цикл:  
ВЫБОРКА ПЕРВОГО БАЙТА КОМАНДЫ
2. Команды  $MOV M, r$  выполняются за два цикла:  
ВЫБОРКА ПЕРВОГО БАЙТА КОМАНДЫ И ЗАПИСЬ В ПАМЯТЬ
3. Команда  $OUT$  выполняется за 3 цикла:  
ВЫБОРКА ПЕРВОГО БАЙТА КОМАНДЫ, ЧТЕНИЕ ИЗ ПАМЯТИ (в аккумулятор),  
ВЫВОД ДАННЫХ (в регистр периферийного устройства).
4. Команда  $LDA$  включает 4 цикла: ВЫБОРКА ПЕРВОГО БАЙТА КОМАНДЫ,  
ЧТЕНИЕ ИЗ ПАМЯТИ (второго байта команды), ЧТЕНИЕ ИЗ ПАМЯТИ  
(третьего байта команды), ЧТЕНИЕ ИЗ ПАМЯТИ (операнда в аккумулятор).

Рассмотренный пример выполнения 3-байтной команды показывает, что собственно ее выполнение занимает небольшую долю общего времени выполнения команды, а значительная часть времени приходится на подготовительные действия – выборку команды и считывание операнда. Для сокращения длины программы и увеличения производительности МП используются методы регистровой и регистровой косвенной адресации, которые реализуются с помощью PОН. Команды, оперирующие содержимым PОН, оказываются короткими и выполняются за минимальное время, так как этап считывания операнда из памяти в них отсутствует.

Для программного обращения к регистру или регистровой паре используются их мнемонические обозначения, если программа написана на языке ассемблера, или цифровой эквивалент, указываемый в формате команды, если программа написана в машинных кодах. Коды PОН и регистровых пар приведены в табл. 2 и 3.

Таблица 2

Обозначение регистров МП КР580ИИ80А

Мнемонические обозначения	<i>B</i>	<i>C</i>	<i>D</i>	<i>E</i>	<i>H</i>	<i>L</i>	<i>M</i>	<i>A</i>
Двоичный код	000	001	010	011	100	101	110	111

Цифрой 6 кодируется ячейка памяти  $M$ , адрес которой должен быть предварительно записан в регистровую пару  $H-L$ . Хотя ячейка памяти не является PОН, ее обозначение  $M$  (*Memory* – память) приведено

Таблица 3

## Обозначение пар регистров МП КР580ИК80А

Мнемоническое обозначение пары	<i>B</i>	<i>D</i>	<i>H</i>	<i>SP</i>
Двоичный код	00	01	10	11

вместе с обозначениями регистров, так как ячейка ЗУ и РОИ используются в одном и тех же командах (см. Приложение I).

Обращение к стеку *SP* осуществляется как в паре регистров.

Пример. Команда пересылки числа из регистра *E* в регистр *L* может быть записана следующим образом (см. Приложение I).

а) на языке ассемблера: *MOV L, E* Здесь в поле адреса команды вместо фиктивных имен регистров  $R_1$  и  $R_2$  указываются фактические имена *L* и *E* соответственно;

б) на машинном языке (в машинных кодах): 01101011 = 6 В Н. В этом случае в формате команды 01DDDSSS адреса источника SSS и приемника информации DDD заменяются их двоичными эквивалентами SSS = 011; DDD = 101.

В мнемонике команд обращения к регистрам парам указывается только старший байт пары.

Пример. Команда загрузки пары регистров *H-L* шестнадцатиричным числом 8A03 на языке ассемблера выглядит следующим образом:)

*LXI H, 038AH*, где 03 – содержимое младшего байта  $B_2$  трехбайтной команды *LXI*, 8A – содержимое старшего байта  $B_3$ . Машинный код этой команды – 21038A H (см. Приложение I).

Технические характеристики микропроцессора К580ИК80А

Разрядность данных	8
Число команд	78
Максимальная емкость адресуемой памяти	64 кбайт
Максимальное число адресуемых внешних устройств ввода-вывода	256
Число уровней прерывания	8
Тактовая частота, не более	2,5 МГц
Время выполнения команд	2...9 мкс
Потребляемая мощность, не более	1,5 Вт

Напряжение питания: +12, +5, -5 В

Рабочий диапазон температур

-10...+70°C

Микропроцессор выполнен в 17-контактном керамическом корпусе 2I2340-2 с двусторонним расположением выводов. На кристалле микропроцессора размещено около 5000 транзисторов.

Функциональное назначение выводов МП приведено в табл. 4

Таблица 4

Назначение выводов микропроцессора КР580ИК80А

Номер вывода	Мнемонические обозначения : русское : английское :	Назначение	Примечание	
25...27 29...35 37...39 I.36.40	AD...A15	AD...A15	Шина адреса А0- младший разряд шины	Выходы МП с тремя устойчивыми состояниями
10...7 3...6	DO...D7	DO...D7	Шина данных. D0-младший разряд шины	Входы-выходы ч с тремя устойчивыми состояниями
19	C	SYNC	Синхронизация	Выход МП
12	СБРОС	RESET	Установка внутренних узлов МП в исходное состояние	Вход МП
13	3x	HOLD	Захват	Вход МП
21	ПЗx	HLDA	Подтверждение захвата	Выход МП
17	П	DBIN	Прием	Выход МП
18	$\overline{B}$	$\overline{WR}$	Выдача	Выход МП
23	Г	READY	Готовность	Вход МП
24	ЖД	WAIT	Ожидание	Выход МП
14	ЗПР	INT	Запрос прерывания	Вход МП
16	РПР	INTE	Разрешение прерывания	Выход МП
15.22	$\Phi 1, \Phi 2$	$\Phi 1, \Phi 2$	Тактовые импульсы	Входы МП
	+5 В		Напряжение питания	Вход МП
	-5 В		Напряжение питания	Вход МП
	+12 В		Напряжение питания	Вход МП
	Общий	GND	Общий провод (земля)	Вход МП

### 3. ОПИСАНИЕ ЛАБОРАТОРНОЙ УСТАНОВКИ

В качестве лабораторной установки для изучения выполнения функций управления и обработки информации в МПУ используется микро-ЭВМ "Электроника К1-10". Структура, интерфейс и система команд этой микро-ЭВМ полностью определяется соответствующими характеристиками БИС К580ИЖ8А, примененной в качестве центрального процессора.

В состав микро-ЭВМ входят следующие устройства:

- устройство центрального процессора;
- оперативное запоминающее устройство емкостью 32 К;
- устройство сопряжения с электрофицированной пишущей машинкой "Consul" 260.1";
- устройство сопряжения с фотосчитывателем FS -1501;
- устройство программируемых параллельных и последовательных интерфейсов ввода-вывода;
- устройство сопряжения с пульсом управления;
- пульт управления.

Для выполнения лабораторной работы необходимо уметь пользоваться пультом управления микро-ЭВМ.

Пульт управления обеспечивает:

- а) включение и выключение электропитания микро-ЭВМ;
- б) установку микро-ЭВМ в исходное состояние;
- в) пуск и останов работы микро-ЭВМ;
- г) ручное задание следующих режимов работы микро-ЭВМ
  - автоматического, являющегося основным режимом;
  - автоматического с остановом программы при совпадении адресов на шине интерфейса и регистра адреса;
  - командного (с остановом программы после выполнения очередной команды);
  - шагового (с остановом программы после выполнения каждого машинного цикла МП);
- д) чтение информации из ЗУ и запись информации в ЗУ;
- е) автоматическое наращивание адреса при обращении к ЗУ;
- ж) ручной набор произвольного кода адреса А15...А0;
- з) ручной набор произвольного кода данных D7...D0;
- и) имитацию запросов на прерывание от восьми внешних устройств;
- к) индикацию битов слова состояния микропроцессора;
- л) индикацию управляющих сигналов микропроцессора;

ОЖИДАНИЕ, ПОДТВ.ЗАХВАТА, РАЗР.ПРЕР.;

м) индикацию кода адреса А15...А0;

н) индикацию кода данных Д7...Д0;

о) индикацию напряжения источников питания +12 В, -12 В, + 5 В.

Пульт управления в верхней части содержит регистры индикации АДРЕС и ДАННЫЕ, под которыми расположены кнопочные регистры АДРЕС и ДАННЫЕ. Кнопочный регистр и регистр индикации АДРЕС-шестнадцатиразрядные. Кнопочный регистр и регистр индикации ДАННЫЕ- восьмиразрядные. Значению "1" разряда соответствует нажатая кнопка или свеченный индикатора.

Для удобства работы в 16-ричной системе счисления кнопки регистров разбиты на тетрады.

Нижний ряд индикаторов содержит индикаторы включения нагрузки и индикаторы слова состояния микропроцессора. Нижний ряд переключателей содержит выключатели сетевого напряжения, нагрузки, а также кнопочные переключатели управления режимами работы микро-ЭВМ.

Начальная установка внутренних устройств микро-ЭВМ производится последовательным нажатием кнопок СБРОС и ОСТАНОВ.

Обращение к ОЗУ осуществляется следующим образом.

Нажимается кнопка ШАГ.

Для записи числа в ячейку ОЗУ необходимо на кнопочном регистре АДРЕС набрать код адреса выбранной ячейки, а на кнопочном регистре ДАННЫЕ - код данных и нажать кнопку ЗАПИСЬ. Пока кнопка ЗАПИСЬ нажата, по состоянию регистров индикации АДРЕС, ДАННЫЕ можно контролировать адрес выбранной ячейки ОЗУ и код записываемых данных. При повторном нажатии кнопки ЗАПИСЬ производится повторная запись кода данных в ячейку по набранному на кнопочном регистре адресу. Для записи массива данных в последовательно расположенные ячейки памяти необходимо нажать кнопку +1 СЧ.А (инкремент счетчика адреса) и перед нажатием кнопки запись набрать на кнопочном регистре ДАННЫЕ, требуемый код данных. Данные будут записываться по адресу, увеличиваемому на единицу после каждого нажатия кнопки ЗАПИСЬ.

Для чтения содержимого ОЗУ по некоторому адресу необходимо набрать код адреса на кнопочном регистре адрес и нажать кнопку ЧТЕНИЕ. До тех пор, пока кнопка ЧТЕНИЕ нажата, на регистре индикации АДРЕС индицируется адрес ячейки ОЗУ, а на регистре индикации ДАННЫЕ - содержимое ячейки. При повторном нажатии кнопки ЧТЕНИЕ индицируемые коды адреса и данных не изменятся. Для чтения содер-

жизного массива ячеек ОЗУ необходимо нажать кнопки +ИСЧ.А. При этом после каждого нажатия кнопки ЧТЕНИЕ адрес ячейки ОЗУ, содержимое которой считывается, будет увеличиваться на единицу.

Автоматический режим работы микро-ЭВМ задается путем нажатия кнопки АВТОМАТ. В этом режиме микро-ЭВМ последовательно выполняет команды программы, записанной в ОЗУ. Прерывание автоматического режима осуществляется при выполнении микропроцессором команды HLT, а также при нажатии кнопки СТОП или СБРОС. В случае выполнения команды HLT загорится лампочка ПОДТВ.ОСТ. После нажатия кнопки СТОП на регистре индикации АДРЕС индицируется адрес байта, а на регистре ДАННЫЕ- байт команды, на которой прекращено выполнение программы. Для продолжения выполнения программы в автоматическом режиме при нажатой кнопке АВТОМАТ следует нажать кнопку ПУСК.

Командный режим выполнения программы задается последовательным нажатием кнопки КОМ. В этом режиме выполнение программы осуществляется по отдельным командам. Для выполнения каждой очередной команды необходимо нажать кнопку ПУСК. На регистре индикации АДРЕС индицируется адрес первого байта, а на регистре индикации ДАННЫЕ- первый байт команды, подлежащей выполнению.

Шаговый режим выполнения программы задается последовательным нажатием кнопки ШАГ. В этом режиме осуществляется выполнение команд программы по машинным циклам микропроцессора. Для выполнения очередного цикла необходимо нажать кнопку ПУСК. При выполнении команд в шаговом режиме на регистрах индикации последовательно индицируются байты команды и их адреса. Если при выполнении команды происходит обращение к памяти, то индицируются адреса ячеек и считываемые (записываемые) данные. Для индикации слова состояния МП используется специальный индикаторный регистр.

### 3. ПОРЯДОК ВЫПОЛНЕНИЯ РАБОТЫ

1. Изучить разделы I и 2 настоящих методических указаний.
2. Получить допуск у преподавателя на выполнение лабораторной работы, ответив на контрольные вопросы.

#### 3.1. Задание I. Изучение пульта управления микро-ЭВМ

1. Установить кнопочные переключатели ОТЛАДКА, ЗАПР.ПРЕР., +ИСЧ.А, ОСТ.АДР., АВТОМАТ, АДРЕС, ДАННЫЕ на пульте управления микро-ЭВМ

в отжатое положение.

2. Включить микро-ЭВМ. С этой целью установить переключатель СЕТЬ-ВЫХОД в положение СЕТЬ. Установить переключатели НАГРУЗКА-ОТКЛ в положение НАГРУЗКА. При этом на панели управления должны индцицироваться сигналы +12, -12, +5 В.
3. Привести в исходное состояние микро-ЭВМ нажатием кнопок СБРОС и СТОП.
4. Записать десятичные числа 73,81,96,187 в ячейки с адресами 0023H, 00A9H, 00164H и 00C6H соответственно.
5. Произвести считывание информации из ячеек 0023H, 00A9H, 0164H, и 00C6 H. Результаты записать в таблицу (см.Приложение 2).
6. Записать десятичные числа 24,56,73,84,101,153,172 в 7 последовательно расположенные ячейки, начиная с адреса 0031H, используя автоматическое наращивание адреса.
7. Произвести считывание информации из ячеек, указанных в п.8, используя автоматическое наращивание адреса. Результаты записать в таблицу.

### 3.2. Задание 2. Запись и выполнение простых программ

1. Используя систему команд МП (приложение I), составить на языке ассемблера программу, реализующую следующий алгоритм:
  - извлечение числа из ячейки памяти с адресом 0310H и загрузка его в аккумулятор МП;
  - сдвиг содержимого аккумулятора на один разряд влево;
  - запись результата в ячейку памяти с адресом 0311H;
  - переход к нулевому адресу.
2. Перевести мнемониксы команд ассемблера в машинные коды. Организовать размещение машинных команд в памяти микро-ЭВМ, начиная с нулевого адреса.
3. Ввести в память микро-ЭВМ программу, начиная с адреса 0000. Проверить правильность ввода путем считывания информации из памяти и сравнения с текстом программы  
В случае обнаружения ошибок- отредактировать программу.
4. Записать по адресу 0310 исходное число.
5. Исследовать процесс выполнения программы по отдельным командам. Состояние регистров индикация после каждого нажатия кнопки ПУСК фиксировать в таблице (см.Приложение 2).



6. После выполнения программы прочитать число по адресу ОЗИ, перевести его в десятичную систему счисления и сравнить с исходным числом. Объяснить полученный результат.
7. Исследовать процесс выполнения программы по машинным циклам. Обратить внимание на последовательность передачи и преобразования информации в микро-ЭВМ при выполнении каждой команды. Состояние регистров индикации после каждого нажатия кнопки ПУСК фиксировать в таблице.
8. Заменяя в программе команду сдвига аккумулятора на команду *ORA*, при  $r = A$ , исследовать результат выполнения программы в командном режиме по числу, записанному в ячейке ОЗИ. Результат занести в таблицу. Объяснить полученный результат.

### Задание 3. Исследование конструкции микро-ЭВМ

1. Выключить микро-ЭВМ и отсоединить ее от сети
2. Снять верхний кожух
3. Дать краткую характеристику компоновки и конструкции микро-ЭВМ
4. Оценить условия охлаждения элементов микро-ЭВМ
5. Определить типоразмеры печатных плат
6. Оценить качество принятых конструктивных решений

### СОДЕРЖАНИЕ ОТЧЕТА

Отчет должен содержать:

1. Цель работы
2. Структурную схему микропроцессора КР580ИЖ80А
3. Тексты программы на языке ассемблера и на машинном языке
4. Заполненную таблицу с экспериментальными данными, отражающими состояние регистров индикации микро-ЭВМ
5. Анализ конструкции микро-ЭВМ
6. Выводы по работе

### КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Объясните назначение элементов структурной схемы МП КР580ИЖ80А
2. Объясните функциональное назначение выводов МП.
3. Как производится обращение к программно-доступным регистрам МП?
4. Что такое машинный такт?

5. Что такое машинный цикл?
6. Какие типы машинных циклов имеются в МП КР580ИЖ30А?
7. Каково назначение битов слова состояния МП?
8. Как производится запись информации в программно-доступные регистры и в память микро-ЭВМ "Электроника КИ-10"?
9. Чем отличается микро-ЭВМ от микропроцессорной системы?
10. В чем состоит принцип работы устройства управления с "жесткой логикой"?

#### ЛИТЕРАТУРА

1. Балашов Е.П., Григорьев В.Л., Петров Микро- и мини-ЭВМ: Учебное пособие для вузов. -Л.: Энергоатомиздат, 1984. -376с.
2. Алексенко А.Г., Галицын А.А., Иванников А.Д. Проектирование радио-электронной аппаратуры на микропроцессорах. -М.: Радио и связь. 1984. -272с.
3. Каган Б.М., Сташин В.В. Основы проектирования микропроцессорных устройств автоматики. -М.: Энергоатомиздат, 1987. -304с.

Некоторые команды микропроцессора КРЭВЭИИЭВ0А

Мнемонкод	Наименование	Выполняемая операция	Формат	Длина		Время выполн.		Сбор	
				байт	бит	маш. циклы	такты	адресации	
I	2	3	4	5	6	7	8		
MOV R <sub>1</sub> , R <sub>2</sub>	Пересылка из регистра R <sub>2</sub> в регистр R <sub>1</sub>	R <sub>1</sub> ← R <sub>2</sub>	01DDSSSS	1	1	5	5	Регистровая	
MOV R <sub>1</sub> , M	Пересылка из ячейки памяти M в регистр R <sub>1</sub>	R <sub>1</sub> ← [H, L]	01DDDD110	1	2	7	7	Регистровая косвенная	
MOV M <sub>1</sub> , R <sub>1</sub>	Пересылка из регистра R <sub>1</sub> в ячейку памяти M	[H, L] ← R <sub>1</sub>	01110SSS	1	2	7	7	Регистровая косвенная	
LDA M	Загрузка аккумулятора A словом из ячейки памяти M	A ← [B <sub>3</sub> , B <sub>2</sub> ]	00111010 B <sub>2</sub> B <sub>3</sub>	3	4	13	13	Прямая	
STAM	Загрузка памяти содержимым аккумулятора	[B <sub>3</sub> , B <sub>2</sub> ] ← A	00110010 B <sub>2</sub> B <sub>3</sub>	3	4	13	13	Прямая	
LXI R <sub>1</sub> , P (LXI B, LXI D, LXI H, LXI SP)	Загрузка пары регистров R-P	R ← B <sub>3</sub> P ← B <sub>2</sub>	00000001 B <sub>2</sub> B <sub>3</sub>	3	3	10	10	Непосредст венная	
ADD R <sub>1</sub>	Сложение содержимого регистра с A	A ← A + R <sub>1</sub>	10000SSS	1	1	4	4	Регистровая	
JMP M	Безусловный переход	PC ← B <sub>3</sub> , B <sub>2</sub>	11000011 B <sub>2</sub> B <sub>3</sub>	3	3	10	10	Непосредст венная	
J(условие)/M	Условный переход	Если условие SSS выполняется, то PC ← B <sub>3</sub> , B <sub>2</sub>	11ССССD10 B <sub>2</sub> B <sub>3</sub>	3	3	10	10	Непосредст венная	

1	2	3	4	5	6	7	8
HLT	Останов	Процессор останавл. Никаких операций не выполняется	01110110	1	1	7	
NOP	Пустая операция		00000000	1	1	4	
ANI	Логическое умножение константы с A	$A \leftarrow A \& B_2$	11100110	2	2	7	Непосредственный
XRI	Отрицание равнозначности константы с A	$A \leftarrow A \oplus B_2$	11101110 $B_2$	2	2	7	Непосредственный
ORI	Логическое сложение регистра с A	$A \leftarrow A \vee r$	10110111	1	1	4	Регистровый
CMP	Сравнение A с регистром	$A - r; A$ не изменяется $Z = \text{если } A = r; \text{ else } \text{AKT}$	10111111	1	1	4	Регистровый косвенный
RLC	Сдвиг A влево циклический	$A_{n+1} \leftarrow A_n$ $A_0 \leftarrow A_7$	00000111	1	1	1	
CMA	Инvertирование аккумулятора	$A \leftarrow \bar{A}$	00101111	1	1	4	
ADC M	Сложение содержимого памяти с переносом	$A \leftarrow A + [H-L] + C$	10001110	1	2	7	Регистровый косвенный
INR r	Инкремент регистра	$r \leftarrow r + 1$	00000100	1	1	5	Регистровый
DCR r	Декремент регистра	$r \leftarrow r - 1$	00000101	1	1	5	Регистровый
INX rp (INXB, INXD, INXH, INXSp)	Инкремент пары регистров	$r_h r_l \leftarrow r_h r_l + 1$	00000011	1	1	5	Регистровый
DAA	Деcятичная коррекция аккумулятора		00100111	1	1	4	
ANA r	Логическое умножение регистров с A	$A \leftarrow A \& r$	10100111	1	1	4	Регистровый

Таблица для регистрации экспериментальных данных (образец)

№№ п/п	Состояние		регистров		индикации		Запись вывод	Подтв. прер.	Комментарий
	Адрес	Данные	Ввод	М1	Вывод	Подтв. ост.			
		Д7	Д6	Д5	Д4	Д3	Д1	Д0	

Подписано в печать 26.08.87. Формат 60x84/1/16.  
Бумага оберточная белая. Оперативная печать. Усл.п.л. 1,2.  
Уч.изд.л. 1,0 .Т. 100 . Заказ № 397 Бесплатно.  
Куйбышевский ордена Трудового Красного Знамени авиационный  
институт имени академика С.П.Королева.

---

Участок оперативной полиграфии, КуАИ, г.Куйбышев,  
ул.Ульяновская, 18.