

**МИНИСТЕРСТВО ВЫСШЕГО И СРЕДНЕГО
СПЕЦИАЛЬНОГО ОБРАЗОВАНИЯ РСФСР**

**КУЙБЫШЕВСКИЙ ОРДЕНА ТРУДОВОГО КРАСНОГО ЗНАМЕНИ
АВИАЦИОННЫЙ ИНСТИТУТ имени академика С. П. КОРОЛЕВА**

**ИССЛЕДОВАНИЕ
УСТРОЙСТВ УПРАВЛЕНИЯ
С ЖЕСТКОЙ ЛОГИКОЙ**

Лабораторная работа № 3

КУЙБЫШЕВ 1983

УДК 681.3

В методических указаниях приведены цель и теоретические основы работы, рассмотрен пример синтеза управляющего автомата с жесткой логикой. В работе предусматривается разработка устройства управления с жесткой логикой, сборка схемы устройства на современных интегральных элементах универсального стенда УМ-II, отладка, изучение работы и экспериментальное исследование характеристик устройства управления.

Методические указания к лабораторной работе "Исследование устройств управления с жесткой логикой" составлены по курсу "Электронные вычислительные устройства" и предназначены для студентов радиотехнического факультета Куйбышевского авиационного института.

Рецензенты: канд.техн.наук доц. В.А.Д у к и н ы х,
канд.техн.наук В.С. И в а н о в

Составитель - Юрий Николаевич С е к и с о в

ИССЛЕДОВАНИЕ УСТРОЙСТВ УПРАВЛЕНИЯ С ЖЕСТКОЙ ЛОГИКОЙ

Редактор Е.Д.А н т о н о в а
Техн.редактор Н.М.К а л е н ю к
Корректор Е.Г.Ф и л и п о в а

Подписано в печать 25.12.83. Формат 60x84 I/I6.
Бумага белая оберточная. Оперативная печать.
Усл.п.л. I,16. Уч.-изд.л. I,0. Т. 200 экз.
Бесплатно. Заказ 2319

Куйбышевский ордена Трудового Красного Знамени
авиационный институт имени академика С.П.Королева,
г. Куйбышев, ул. Молодогвардейская, 151.

Областная тип. им. В.П.Мяги, г. Куйбышев, ул.Венцека, 60.

Ц е л ь р а б о т ы: знакомство с принципами построения и проектирования устройств управления, приобретение навыков в сборке, наладке и экспериментальном исследовании устройства управления.

I. ТЕОРЕТИЧЕСКИЕ ОСНОВЫ РАБОТЫ

Цифровая вычислительная машина представляет собой сложную систему, в состав которой входит значительное число технических средств с общим управлением, и предназначена для автоматизации вычислений на основе алгоритмов.

А л г о р и т м — совокупность точных предписаний (команд), выполнение которых вычислительной машиной приводит к решению поставленной задачи путем преобразования исходных цифровых кодов в цифровые коды результата.

I.1. Принцип программного управления

Обработка информации в ЦВМ организуется на основе принципа программного управления, суть которого заключается в следующем.

ЦВМ обеспечивает выполнение некоторого набора операций, достаточного для реализации заданного класса алгоритмов. Алгоритм представляется в форме управляющих слов, называемых командами. Совокупность команд образует программу, которая заносится в память машины. Каждая команда предписывает выполнение одной операции, например сложения, умножения и др. Вид операции и адреса операндов, участвующих в операции, задаются кодами в соответствующих полях команды. Реализация алгоритма сводится к выборке команд из памяти и их выполнению оборудованием машины в порядке, определяемом программой.

1.2. Машинные операции

Машиная операция — это действие, инициируемое одной машинной командой и реализуемое оборудованием ЦВМ. Алгоритм решения задачи можно реализовать с использованием различного набора операций. По мере уменьшения сложности входящих в набор операций снижаются затраты на оборудование в процессоре, но увеличиваются затраты на оборудование в памяти, используемой для размещения программы, и увеличивается время реализации алгоритмов. При проектировании необходимо выбирать такой набор операций, который на заданном классе алгоритмов обеспечивает требуемую производительность при минимальной сложности вычислительной машины.

1.3. Принцип микропрограммного управления

Любая операция, реализуемая оборудованием вычислительной машины, рассматривается как сложное действие. Ее выполнение разбивается на ряд элементарных действий, называемых микрооперациями. Совокупность одновременно выполняемых микроопераций называют микрокомандой. Алгоритм выполнения операции, представляется в виде микропрограммы. Микропрограмма определяет порядок следования микрокоманд.

1.4. Классы устройств

В зависимости от функций устройства, входящие в состав ЦВМ, подразделяются на следующие классы: операционные, запоминающие, ввода-вывода.

Запоминающие устройства и устройства ввода-вывода предназначены соответственно для хранения и чтения или записи информации на носитель. Операционные устройства (ОУ) предназначены для выполнения машинных операций над операндами. В каждый момент времени операционное устройство выполняет лишь одну операцию, определяемую кодом команды. ОУ может реализовывать как простые операции вида присвоения результату значения, так и сколь угодно сложные операции, описываемые в форме алгоритмов.

ОУ в функциональном и структурном отношении разделяют на две части: операционный автомат ОА и управляющий автомат УА.

Операционный автомат является исполнительной частью ОУ и предназначен для хранения слов информации, выполнения микроопераций и вычисления логических условий. Выполнение микроопераций инициируется соответствующим управляющим сигналом.

УА управляет работой ОА, вырабатывая последовательность управляющих сигналов, необходимую для реализации микропрограммы, заданной кодом операции.

1.5. Средства управления вычислительным процессом

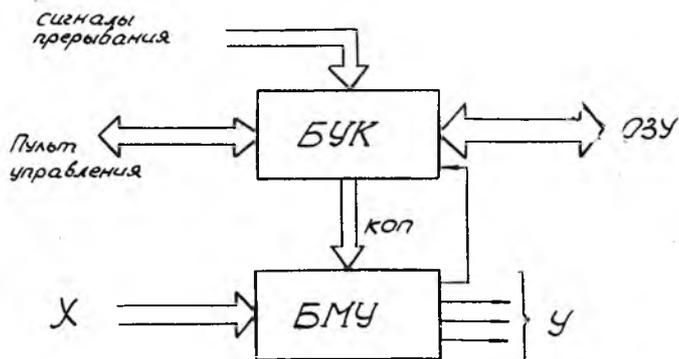
Управление вычислительным процессом может быть централизованным и смешанным. Централизованное управление предполагает один общий управляющий автомат для всех устройств, входящих в состав ЦВМ, такое устройство управления называется центральным (ЦУУ).

При смешанном управлении наряду с ЦУУ процессора каждое ОУ ЦВМ имеет местное устройство управления (МУУ). Местные устройства управления запускаются ЦУУ, последующая их работа протекает автономно до завершения выполняемой операции. Смешанное управление дает возможность повысить производительность вычислительной машины за счет параллельной работы нескольких ОУ.

Выполнение команды обычно производится в такой последовательности:

1. Выбор команды из оперативной памяти.
2. Формирование исполнительных адресов.
3. Выборка операндов из памяти.
4. Выполнение действий в арифметических-логических блоках (операционных устройствах).
5. Отсылка результатов выполнения операции в память.

В числе основных блоков ЦУУ можно выделить блок управления командами (БУК) и блок микропрограммного управления (БМУ) (рис.1).



Р и с. 1. Структурная схема ЦУУ

БУК содержит блоки выборки команд, выборки данных, адреса результата, управления оперативной памятью, прерываний, внешней связи, таймеров и др. БУК обеспечивает, в частности, выборку, хранение и частичную дешифрацию команды, формирование и передачу в запоминающее устройство адресов операндов и команд, выборку операндов, обслуживание прерывания. БМУ формирует последовательность управляющих сигналов, обеспечивающих выполнение микропрограммы заданной операции. БМУ может быть реализован на основе автомата с жесткой или схемной логикой и на основе автомата с хранимой в памяти или программируемой логикой.

В устройствах управления с программируемой логикой микропрограммы, определяющие порядок выполнения операций, записываются в память микропрограмм. Последовательное считывание микрокоманд из памяти используется для формирования соответствующих коду микрооперации управляющих сигналов.

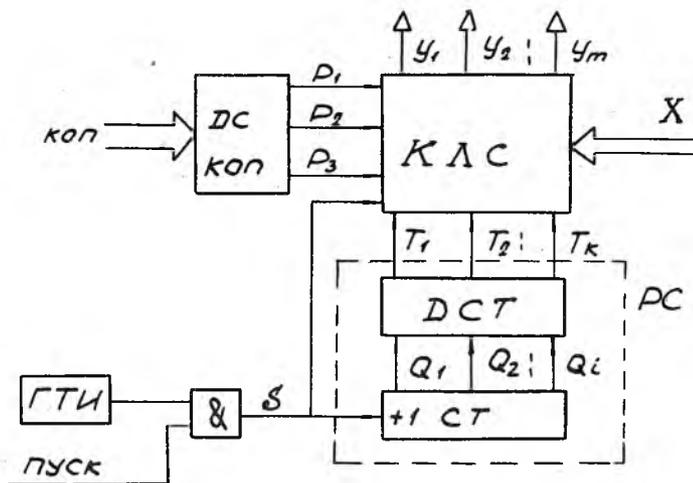
В устройствах управления с жесткой логикой интерпретация микропрограммы достигается с помощью логической схемы. УА с жесткой логикой характеризуется более высоким быстродействием, но имеет большую сложность и меньшую "гибкость" по сравнению с УА с программируемой логикой.

УА с жесткой логикой представляет собой конечный автомат и может быть выполнен как на основе автомата МИЛИ, так и автомата МУРА. Для многих микропрограмм типична линейная последовательность микрокоманд. Для такого рода микропрограмм характерен жесткий порядок переключения состояний автомата с нарастающим порядковым номером состояния. Учет этого свойства автомата позволяет упростить средства формирования сигналов управления и сократить оборудование УА. Управляющие автоматы такого типа являются автоматами МУРА и строятся на основе распределителя сигналов. БМУ в этом случае содержит (рис.2) дешифратор кода операции (ДС КОП), генератор тактовых импульсов (ГТИ), комбинационную логическую схему (КЛС), распределитель сигналов (РС), состоящий из двоичного счетчика (СТ) и дешифратора тактов (ДСТ). КЛС обеспечивает формирование последовательности сигналов управления микрокомандами (У) для каждой операции (Р) с учетом осведомительных сигналов (Х).

В общем случае любая микрооперация является логической функцией вида

$$y_k = \bigvee_{j=1}^m \bigvee_{i=1}^z P_j T_i S, \quad (1)$$

где P_j - сигнал, соответствующий выполняемой операции; T_i - такты, в которых должна выполняться микрооперация y_k ; z - число тактов в цикле устройства управления; S - сигнал ГТИ.



Р и с. 2. Структурная схема БМУ

В зависимости от того, остается постоянным или изменяется число тактов в цикле $УУ$ от вида выполненной операции, различают синхронное, полусинхронное и асинхронное управление. При синхронном управлении Z - постоянное для всех операций, величина Z определяется самой длинной микропрограммой реализуемых операций. Синхронные $УУ$ характеризуются простотой реализации, но имеют невысокое быстродействие, так как при выполнении коротких микропрограмм в некоторых тактах, входящих в цикл, микрооперации не выполняются.

При асинхронном управлении число тактов в цикле для каждой операции выбирается таким, какое действительно требуется для ее выполнения. Такие $УУ$ характеризуются высоким быстродействием, но имеют повышенную сложность. Промежуточным вариантом является полусинхронное управление. Выделяется группа операций с "коротким" циклом и для них реализуется синхронное управление. Для длинных микропрограмм используется асинхронное управление.

Изменение числа тактов в цикле может быть достигнуто за счет применения нескольких распределителей с различным Z или построения счетчика распределителя с изменяющимся в зависимости от выполняемой операции модулем.

2. СИНТЕЗ БМУ

При синтезе БМУ будем считать заданными:

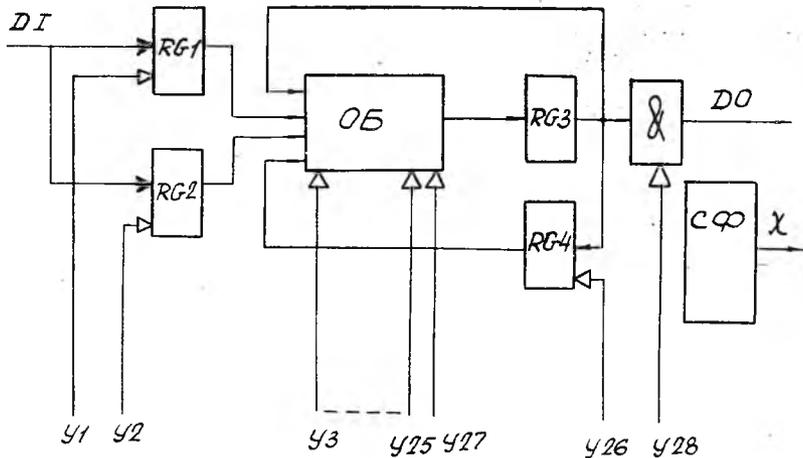
1. Операционный автомат и набор микроопераций.
2. Список операций, для реализации которых необходимо разработать устройство управления.

Этапы синтеза устройства управления:

1. Составление микропрограмм заданных операций.
2. Выбор типа устройства управления, типа запоминающих и логических элементов.
3. Кодирование операций и тактов.
4. Синтез дешифратора команд.
5. Синтез распределителя сигналов.
6. Составление схемы устройства управления в элементном базисе И, ИЛИ, НЕ.
7. Преобразование схемы устройства управления в заданный элементный базис.

3. ПРИМЕР СИНТЕЗА УА С ЖЕСТКОЙ ЛОГИКОЙ

З а д а н и е. Необходимо для ОА, представленного на рис.3, разработать БМУ, обеспечивающий выполнение следующих логических операций: $P1=AB + \bar{A}\bar{B}$, $P2=AB + C$, $P3=A + B$.



Р и с . 3. Структура ОА

ОА содержит операционный блок (ОБ), регистры $RG1 \dots RG4$, схему формирования осведомительных сигналов (СФ). Исходные данные, представленные в двоичном коде, поступают из оперативной (ММ) или локальной (ЛМ) памяти на входную информационную шину операционного автомата. Управляющие сигналы $\psi 1 \dots \psi 28$ инициируют в зависимости от вида выполняемой операции определенную последовательность микроопераций. Результат выполненной операции выводится на выходную информационную шину DO . ОА выполняет следующие микрооперации:

$$\psi 1) RG1 := DI,$$

$$\psi 2) RG2 := DI,$$

$$\psi 3) RG3 := RG1,$$

$$\psi 4) RG3 := \overline{RG1},$$

$$\psi 5) RG3 := RG2,$$

$$\psi 6) RG3 := \overline{RG2},$$

$$\psi 7) RG3 := RG1 + RG2,$$

$$\psi 8) RG3 := \overline{RG1} + RG2,$$

$$\psi 9) RG3 := RG1 + \overline{RG2},$$

$$\psi 10) RG3 := RG1 + RG3,$$

$$\psi 11) RG3 := RG2 + RG3,$$

$$\psi 12) RG3 := RG1 + \overline{RG3},$$

$$\psi 13) RG3 := \overline{RG1} + RG3,$$

$$\psi 14) RG3 := RG2 + \overline{RG3},$$

$$\psi 15) RG3 := \overline{RG2} + RG3,$$

$$\psi 16) RG3 := RG1 \cdot RG2,$$

$$\psi 17) RG3 := RG1 \cdot \overline{RG2},$$

$$\psi 18) RG3 := \overline{RG1} \cdot RG2,$$

$$\psi 19) RG3 := \overline{RG1} \cdot \overline{RG2},$$

$$\psi 20) RG3 := RG1 \cdot RG3,$$

$$\psi 21) RG3 := RG2 \cdot RG3,$$

$$\psi 22) RG3 := RG1 \cdot \overline{RG3},$$

$$\psi 23) RG3 := RG2 \cdot \overline{RG3},$$

$$\psi 24) RG3 := \overline{RG1} \cdot RG3,$$

$$\psi 25) RG3 := \overline{RG2} \cdot RG3,$$

$$\psi 26) RG4 := RG3,$$

$$\psi 27) RG3 := RG4 + RG3,$$

$$\psi 28) DO := RG3.$$

3.1. Составление микропрограмм операций

Микропрограмма операции PI.

$$\psi 1) RG1 := DI(A),$$

$$\psi 2) RG2 := DI(B),$$

$$\psi 16) RG3 := RG1 \cdot RG2,$$

$$\psi 26) RG4 := RG3,$$

$$\psi 19) RG3 := \overline{RG1} \cdot \overline{RG2},$$

$$\psi 27) RG3 := RG4 + RG3,$$

$$\psi 28) DO := RG3.$$

Микропрограмма операции P2.

$y1) RG1 := DI(A),$ $y1) RG1 := DI(C),$
 $y2) RG2 := DI(B),$ $y4) RG3 := RG1,$
 $y16) RG3 := RG1 \cdot RG2,$ $y27) RG3 := RG4 + RG3,$
 $y26) RG4 := RG3,$ $y28) DO := RG3.$

Микропрограмма операции P3.

$y1) RG1 := DI(A),$ $y7) RG3 := RG1 + RG2$
 $y2) RG2 := DI(B),$ $y28) DO := RG3.$

Таким образом, для выполнения операций P1...P3 необходимо соответственно 7, 8 и 4 такта.

3.2. Выбор типа устройства управления

Управляющий автомат построим на основе распределителя сигналов. РС выполним на основе двоичного счетчика и дешифратора. Учитывая, что число выполняемых операций мало, синтезируем счетчик с изменяющимся в зависимости от выполняемой операции модулем. В качестве запоминающих элементов автомата (счетчика) возьмем $J-K$ -триггера, логических элементов - элементы И-НЕ.

3.3. Кодирование операций и тактов

Для кодирования трех операций в двоичном коде достаточно двух символов $Z1, Z2$ (табл.1). Код операции будет подаваться в БМУ по шине, содержащей две линии $Z1$ и $Z2$.

Для выполнения самой длинной операции необходимо 8 тактов, следовательно счетчик должен иметь 8 внутренних состояний, соответственно модуль счетчика $M=8$. Число разрядов (триггеров) счетчика равно трем. Каждому состоянию счетчика соответствует формирование на одном из выходов РС тактового импульса.

Такты (Т) кодируются состояниями триггеров счетчика $Q1 - Q3$. (табл.2).

Т а б л и ц а 1

Кодирование операций

Операции	Код операций	
	Z2	Z1
P1	0	1
P2	1	0
P3	1	1

Т а б л и ц а 2

Кодирование тактов

Такты	Состояния триггеров		
	Q3	Q2	Q1
T1	0	0	0
T2	0	0	1
T3	0	1	0
T4	0	1	1
T5	1	0	0
T6	1	0	1
T7	1	1	0
T8	1	1	1

3.4. Синтез дешифратора кода операций

КОП обеспечивает формирование сигналов $P1..P3$. Из табл. I

$$P1 = \overline{Z2} \cdot Z1, \quad (I)$$

$$P2 = Z2 \cdot \overline{Z1},$$

$$P3 = Z2 \cdot Z1.$$

Система уравнений (I) обеспечивает построение ДС КОП.

3.5. Синтез комбинационной схемы

Используя микропрограммы операций $P1..P3$ и считая, что в каждом такте выполняется одна микрооперация, составим объединенную таблицу тактов и микроопераций (табл. 3). Для упрощения комбинационной схемы одноименные микрооперации целесообразно выполнять в одинаковых по номеру тактах.

Т а б л и ц а 3

Объединенная таблица тактов и микроопераций

Операции	Такты							
	T1	T2	T3	T4	T5	T6	T7	T8
	микрооперации							
P1	Y1	Y2	Y16	Y26	Y19	-	Y27	Y28
P2	Y1	Y2	Y16	Y26	Y1	Y4	Y27	Y28
P3	Y1	Y3	Y7	-	-	-	-	Y28

С учетом табл. 3 сигналы управления могут быть представлены в следующем виде:

$$Y_1 = (T1 (P1 + P2 + P3) + P2 T5) S,$$

$$Y_2 = T2 (P1 + P2) S,$$

$$Y_3 = T2 P3 S,$$

$$Y_4 = T6 P2 S,$$

$$Y_7 = T3 P3 S,$$

$$Y_{19} = T5 P1 S,$$

$$Y_{26} = T4 (P1 + P2) S,$$

$$Y_{27} = T7 (P1 + P2) S,$$

$$Y_{28} = T8 (P1 + P2 + P3) S.$$

(2)

Система уравнений (2) обеспечивает построение КС.

3.6. Синтез распределителя сигналов

Счетчик распределителя изменяет свое состояние под действием сигналов тактового генератора ГТИ. Модуль счетчика должен изменяться в зависимости от вида выполняемой операции. Сигналы, определяющие вид операции, будут подаваться в счетчик по двум линиям - Z_2 , Z_1 . При выполнении операции P1 необходимо исключить состояния счетчика, формирующие шестой тактовый импульс на выходе PC (пропустить T6), при выполнении P3 необходимо пропустить T4...T7.

С учетом матрицы переходов $J-K$ - триггера (табл.4) составим таблицу переходов и функций возбуждения (табл. 5). В обеих таблицах δ - неопределенный коэффициент.

Т а б л и ц а 4

Матрица переходов $J-K$ триггера.

Переходы	J	K
0 - 0	0	δ
0-I	I	δ
I - 0	δ	I
I - I	δ	0

Выполним минимизацию функций возбуждения триггеров с помощью диаграмм Вейча (рис.4). На диаграммах K3, J 2, K2, J 1, K1 обозначение переменных такое же, как и на диаграмме J 3. Запрещенные и неопределенные состояния соответствуют на диаграммах пустым клеткам. В результате минимизации получим:

денные состояния соответствуют на диаграммах пустым клеткам. В результате минимизации получим:

$$J3 = Q1Q2 + Q2Z1Z2,$$

$$K3 = Q1Q2,$$

$$J2 = Q1,$$

$$K2 = Q1,$$

$$J1 = 1$$

$$K1 = Z2 + \overline{Q3} \overline{Z2} + Q2 \overline{Z2}.$$

(3)

Дешифратор тактов распределения сигналов формирует такты T1...T8.

Из табл. 2 получим:

$$T1 = \overline{Q3} \overline{Q2} \overline{Q1};$$

$$T2 = \overline{Q3} \overline{Q2} \overline{Q1};$$

$$T3 = \overline{Q3} \overline{Q2} \overline{Q1};$$

$$T4 = \overline{Q3} \overline{Q2} \overline{Q1};$$

$$T5 = \overline{Q3} \overline{Q2} \overline{Q1};$$

$$T6 = \overline{Q3} \overline{Q2} \overline{Q1};$$

$$T7 = Q3 Q2 \overline{Q1} ;$$

$$T8 = Q3 Q2 Q1 .$$

Т а б л и ц а 5

Таблица переходов и функций возбуждения

Z2 Z1	t			t+1			J3	K3	J2	K2	I	KI
	Q3	Q2	Q1	Q3	Q2	Q1						
0 I	0	0	0	0	0	I	0	б	0	I	I	б
	0	0	I	0	I	0	0	б	I	б	б	I
	0	I	0	0	I	I	0	б	б	0	I	б
	0	I	I	I	0	0	I	I	б	I	б	I
	I	0	0	I	0	I	б	0	0	б	I	б
	I	0	I	I	I	I	б	0	I	б	б	0
	I	I	I	0	0	0	б	I	б	I	б	I
I 0	0	0	0	0	0	I	0	б	0	б	I	б
	0	0	I	0	I	0	0	б	I	б	б	I
	0	I	0	0	I	I	0	б	б	0	I	б
	0	I	I	I	0	0	I	I	б	б	б	I
	I	0	0	I	0	I	б	0	0	I	I	б
	I	0	I	I	I	0	б	0	I	б	б	I
	I	I	0	I	I	I	б	0	б	0	I	б
I I	I	I	I	0	0	0	б	I	б	I	б	I
	0	0	I	0	I	0	0	б	I	б	б	I
	0	I	0	I	I	I	I	б	б	0	I	б
	I	I	I	0	0	0	б	I	б	I	б	I

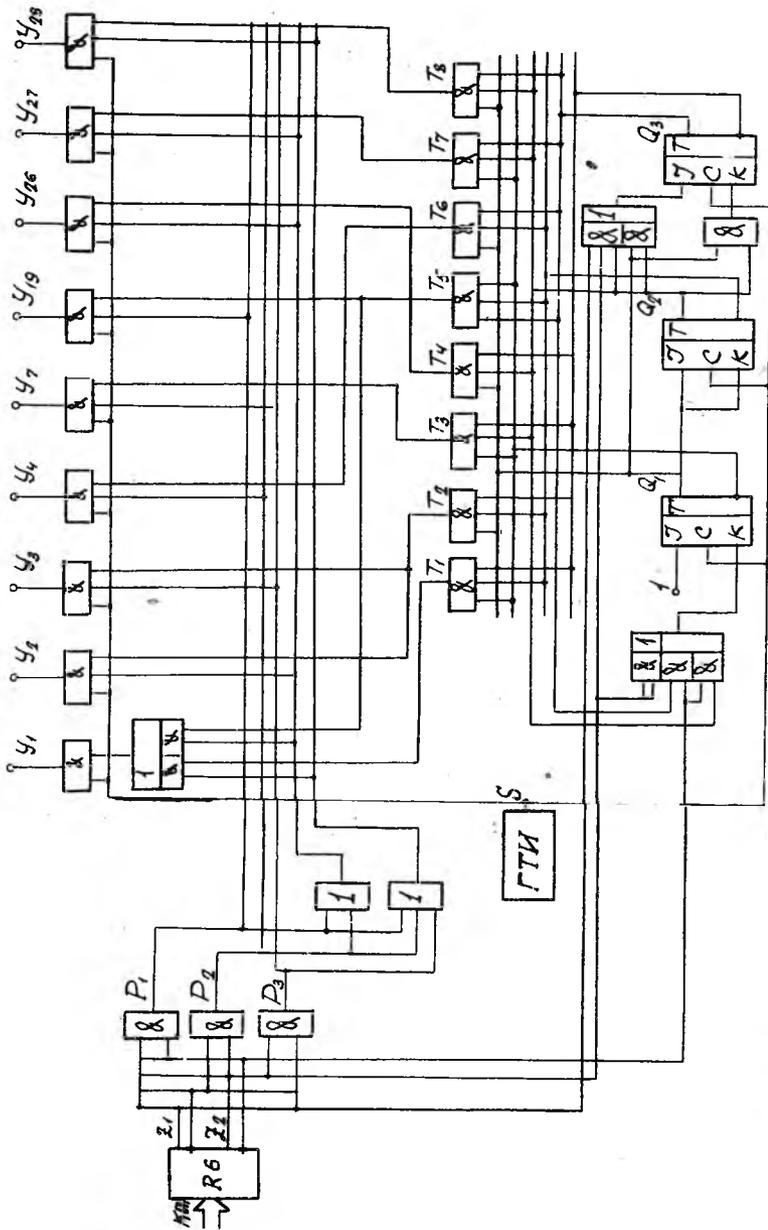
3.7. Составление схемы БМУ в элементном базисе И, ИЛИ, НЕ

С учетом структурной схемы (см.рис.2) и систем логических уравнений (1), (2), (3), (4) строится принципиальная схема БМУ (рис.5).

Для перехода к заданному элементному базису необходимо каждый логический элемент БМУ представить соответствующей схемой из элементов заданного базиса и исключить двойное инвертирование в последовательных цепях.

4. ПОРЯДОК ВЫПОЛНЕНИЯ РАБОТЫ

1. Разработать принципиальную схему устройства управления с жесткой



Р и с. 5. Принципиальная схема БМУ

логикой для ОА, приведенного в данном методическом указании. Список операций задается преподавателем.

2. Собрать схему БМУ на элементном базисе стенда, отладить, составить таблицу истинности, зарисовать временные диаграммы выходных сигналов для заданных операций, определить запаздывание выходных сигналов U по отношению к сигналам тактового генератора S .

5. СОДЕРЖАНИЕ ОТЧЕТА

1. Результаты выполнения этапов синтеза устройства управления, включая:

задание;

таблицы истинности;

логические функции для сигналов управления и сигналов возбуждения триггеров счетчика;

схемы БМУ в системе элементов И, ИЛИ, НЕ и в системе элементов стенда.

2. Результаты экспериментальных исследований.

6. КОНТРОЛЬНЫЕ ВОПРОСЫ

1. В чем заключаются особенности устройства управления с программируемой и жесткой логикой?

2. Область применения устройств управления с программируемой и жесткой логикой?

3. Перечислить этапы синтеза БМУ.

4. Какие средства используются для организации вычислительного процесса?

5. Структурная схема ОУ.

6. В каких случаях распределители сигналов на основе счетчика с дешифратором с точки зрения минимизации аппаратных затрат более предпочтительны?

7. Какое влияние оказывает "сложность" операций, входящих в набор ОУ, на быстродействие и сложность вычислительной машины?

8. В чем заключаются особенности аппаратного и программного способов реализации выполнения операций?

9. В чем заключаются принципы программного и микропрограммного управления?

10. Последовательность выполнения команды.

Л И Т Е Р А Т У Р А

1. Баранов С.И. Синтез микропрограммных автоматов.-Л.: Энергия, 1974.
2. Вавилов И.Н., Портной Г.П. Синтез схем электронных цифровых машин.- М.: Советское радио, 1973.
3. Глушков В.М. Теория автоматов и вопросы проектирования структур цифровых устройств.- Кибернетика , 1965, №1, с 3 ... 11.
4. Глушков В.М. Синтез цифровых автоматов.-М.: Физматгиз, 1962.
5. Каган Б.М. Электронные вычислительные машины и системы.- М.: Энергия, 1974.
6. Лазарев В.Г. и др. Синтез управляющих автоматов.-М.: Энергия, 1970.
7. Майоров С.А., Новиков Г.П. Принципы организации цифровых машин.- Л.: Машиностроение, 1974.
8. Майоров С.А., Новиков Г.И. Структура электронных вычислительных машин.- Л.: Машиностроение, 1979.