

УДК 629.78

РЕАЛИЗАЦИЯ ПОМЕХОЗАЩИЩЕННОГО ИНТЕРФЕЙСА СВЯЗИ ДЛЯ КОСМИЧЕСКОЙ НАУЧНОЙ АППАРАТУРЫ

© Артюшин А.А., Сухачев К.И.

Самарский национальный исследовательский университет
имени академика С.П. Королева, г. Самара, Российская Федерация

e-mail: sukhachev.ki@ssau.ru

Архитектура разработанной сети PL net представляет собой трехуровневую систему. Первый (низкий) уровень содержит аппаратную составляющую интерфейса, а именно: приемник, передатчик, протокол кодирования пакета и линию связи. Второй уровень содержит контроллер кольцевой шины, обеспечивающий до 65 384 равноправных узлов в одном кольце. На этом уровне происходит проверка целостности пакета, обнаружение коллизий. Третий уровень содержит пузырьковую сеть для организации сложных многосвязных сетей [1; 2].

На рисунках 1 и 2 показаны схемы двух вариаций низкого уровня, а именно линии связи устройств с использованием трансформаторной гальванической развязки.

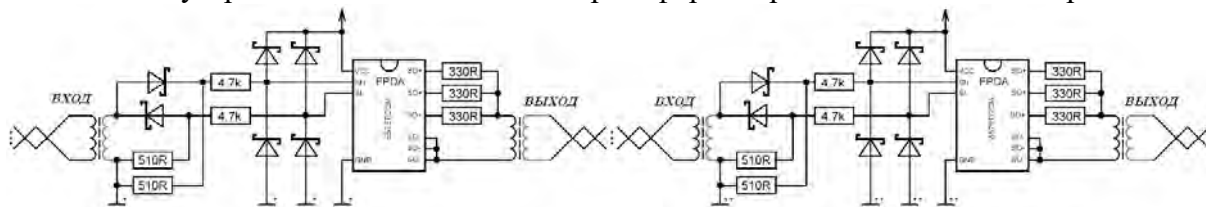


Рисунок 1 – Схема соединения устройств на базе ПЛИС с помощью трансформаторной гальванической развязки

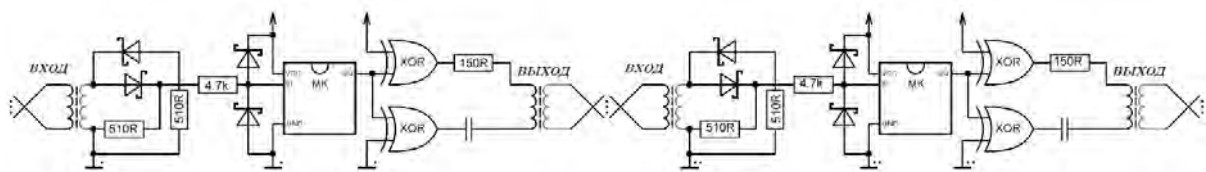


Рисунок 2 – Схема соединения устройств на базе МК с помощью трансформаторной гальванической развязки

Диоды VD1, VD2 по входу используются для защиты от подмагничивания обмотки трансформатора при подаче импульсов сигнала. Таким образом, каждый диод работает на одно из двух направлений (VD1 на передачу тока в контроллер, VD2 на передачу тока из контроллера). Диоды перед микросхемами (VD3, VD4, VD5, VD6 для рисунка 1 и VD3 и VD4 для рисунка 2) служат для ограничения амплитуды напряжения, чтобы оно не превышало величину напряжения питания ПЛИС / МК. Резистор, ограничивающий ток защитных диодов, стоит на величину 4,7 кОм. После ПЛИС стоят резисторы на 330 Ом с нескольких выводов, чтобы распределить силу тока, приходящую на выводы микросхемы. На этих выводах реализованы выходы пары логических элементов ИСКЛ-ИЛИ, чтобы сформировать синхронный дифференциальный сигнал. У микроконтроллера используются внешние логические элементы ИСКЛ-ИЛИ, что также позволяет сформировать данный сигнал. С точки зрения логики в микроконтроллере можно было с помощью кода организовать логику ИСКЛ-ИЛИ, однако тут встал вопрос об экономии выводов ног с точки зрения буферной подкачки по току обмотки трансформаторной развязки.

С помощью данного интерфейса можно обеспечивать связь между интегральными схемами на одной печатной плате, связь между печатными платами

внутри блока и связь между блоками с длиной линии передачи до 50 метров. Применение данного интерфейса обеспечивает оптимальное использование ресурсов ПЛИС и микроконтроллеров и обеспечивает высокую скорость передачи данных по длинной, гальванически развязанной линии с минимальным количеством элементов внешней обвязки [3; 4].

Библиографический список

1. Воронов К.Е., Сухачев К.И., Шестаков Д.А., Артюшин А.А. Реализация отказоустойчивой межкристальной связи в системах космической научной аппаратуры, на базе нескольких программируемых логических интегральных схем // Ракетно-космическое приборостроение и информационные системы. 2022. Т. 9, № 3. С. 57–64.

2. Сухачев К.И., Григорьев Д.П., Шестаков Д.А., Артюшин А.А., Родина А.В. Разработка кольцевой полудуплексной сети для обмена данными между устройствами в научной космической аппаратуре // Вестник Рязанского государственного радиотехнического университета. 2023. № 84. С. 34–45.

3. Артюшин А.А., Шестаков Д.А. Реализация помехозащищенного интерфейса связи на базе ПЛИС // Всероссийская научно-техническая конференция «Актуальные проблемы радиоэлектроники и телекоммуникаций». 2023. С. 156–157.

4. Пат. RU 2023619915 Российская Федерация МПК А61N/2256. Синтезируемый в базисе ПЛИС комплект модулей, реализующих сетевой протокол связи IL NET / К.И. Сухачев, Д.П. Григорьев, А.А. Артюшин, Д.А. Шестаков; заявитель и патентообладатель Самарский национальный исследовательский университет. № 2023618627; заявл. 03.05.2023; опубл. 17.05.2023.1 с.