

подгонки, то есть в два раза меньше варианта, когда резисторы  $R_1$  и  $R_2$  содержат отдельные подгоночные секции.

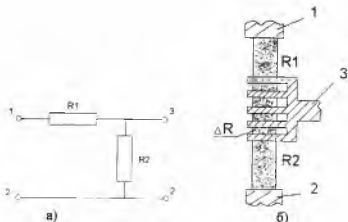


Рис. 1. Тонкопленочный резистивный делитель с двухсторонней подгонкой: а – схема делителя, б – конструкция делителя

#### Список использованных источников

1. Коледов Л.А. Технология и конструкции микросхем, микропроцессоров и микросборок. - М.: Лань, 2007. - 400с.
2. Ермолаев Ю.П., Пономарев М.Ф., Крюков Ю.Г. Конструкции и технология микросхем. - М.: Сов.радио, 1980.-256с.

## ПЛЕНОЧНЫЙ РЕЗИСТИВНЫЙ ДЕЛИТЕЛЬ С ДВУХСТОРОННЕЙ МНОГОВАРИАНТНОЙ ПОДГОНКОЙ

Д.С. Бородин, В.Д. Дмитриев, М.А. Советкина

Самарский государственный аэрокосмический университет, г. Самара

В производстве пленочных интегральных микросхем и плат микросборок подгоночные операции выполняются как для доводки номиналов отдельных резисторов после изготовления пленочной платы, так и для функциональной подгонки после монтажа на плату навесных компонентов. В обоих видах процесс подгонки связан с односторонним изменением, то есть увеличением исходного значения сопротивления резистора. При функциональной подгонке часто встречаются резистивные делители (рис. 1, а), в которых необходима двухсторонняя подгонка, то есть с уменьшением или увеличением коэффициента деления  $K = R_2 / (R_1 + R_2)$ .

В данной работе предлагается конструктивное исполнение резистивного делителя с двухсторонней многовариантной подгонкой (рис. 1,б) и алгоритмы подгонки с уменьшением и увеличением коэффициента деления. Схемы электрические резистора представлены на рис. 1,в и 1,г.

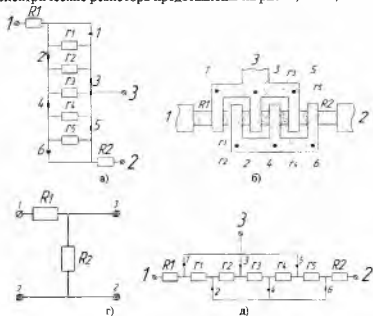


Рис. 1. Конструкция резистора с двухсторонней подгонкой и схемы электрические принципиальные

Конструктивно данный резистивный делитель состоит из постоянных резисторов R1 и R2 с выводами 1, 2, 3 и подгоночных секций, закороченных п перемычками: одна часть перемычек расположена с левого края, а другая - с правого края резистивной пленки. В исходном положении общее сопротивление между выводами 1 и 2 составляет

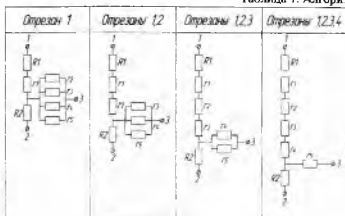
$$R = R1 + R2 + r_1 || r_2 || r_3 || r_4 || r_5$$

Подгонка осуществляется разрывом перемычек, начиная с крайней (сверху или снизу от резисторов R1 и R2). Для увеличения коэффициента деления K делителя подгонку начинают снизу от резистора R2. Для уменьшения значения K осуществляют сверху от резистора R1. При необходимости более точной подгонки перемычки разрывают поочередно как сверху, так и снизу от резисторов. Ниже предлагаются некоторые алгоритмы изменения коэффициента деления данного делителя.

### Алгоритм уменьшения коэффициента деления

Для уменьшения коэффициента деления в представленном резистивном делителе подгоночные перемычки разрываются сверху, начиная от резистора R1. Последовательно это будет: 1,2,3,4. Таким образом, к резистору R1 мы будем поочередно прибавлять сопротивления  $r_1, r_2, r_3$  и  $r_4$ . В таблице 1 приведены иллюстрации данного алгоритма подгонки.

Таблица 1. Алгоритм подгонки.



Как видно из иллюстраций (таблица 1), при разрыве перемычек в цепи вывода 3 присутствует дополнительный массив из параллельно включенных оставшихся резисторов, количество которых уменьшается с увеличением числа отключенных перемычек, а значение сопротивления (при условии  $r_5 = r_4 = r_3 = r_2$ ) изменяется от  $r/4$  до  $r$ .

### Алгоритм увеличения коэффициента деления

Для увеличения коэффициента деления в резистивном делителе подгоночные перемычки разрываются снизу, начиная от резистора R2. Таким образом, к резистору R2 мы будем прибавлять сопротивления  $r_5, r_4, r_3$  и  $r_2$ , отключая последовательно перемычки 6,5,4,3. Иллюстрации данного алгоритма подгонки представлены в таблице 2. Как и в предыдущем варианте, в цепи вывода 3 присутствует дополнительный массив из параллельно включенных оставшихся резисторов, количество которых уменьшается с увеличением числа отключенных перемычек.

При комбинированном способе подгонки, при необходимости, разрыв перемычек осуществляется как снизу, так и сверху от резисторов R1 и R2 (таблица 3).

В заключении следует отметить :

- предлагаемая конструкция резистивного делителя позволяет произвести двухстороннюю подгонку;

- площадь, занимаемая подгоночной секцией в данной конструкции, меньше, чем в случае с индивидуальными подгоночными секциями резисторов R1 и R2;

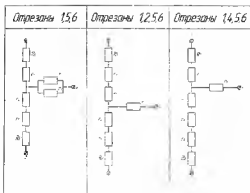
- наличие в цепи вывода 3 дополнительного резистора или параллельно включенных оставшихся резисторов при подгонке создаст незначительное падение напряжения.

Таблица 2. Алгоритм подгонки

Отрезки 6	Отрезки 5,6	Отрезки 4,5,6	Отрезки 3,4,5,6

Таблица 3. Комбинированная подгонка

Отрезки 16	Отрезки 1,2,6	Отрезки 1,2,3,6



### Список использованных источников

1. Коледов Л.А. Технология и конструкции микросхем, микропроцессоров и микросборок. – М.: Лань, 2007.-400с.
2. Ермолаев Ю. П., Пономарев М.Ф., Крюков Ю. Г. Конструкции и технология микросхем. – М: Сов. радио,1980.-256с.

## ФИНИШНЫЕ ПОКРЫТИЯ ПЕЧАТНЫХ ПЛАТ В ПРОМЫШЛЕННЫХ ТЕХНОЛОГИЯХ ПРОИЗВОДСТВА СОВРЕМЕННОЙ АППАРАТУРЫ

Ю.П. Ерендеев

В современных электронных изделиях находят применение разнообразные финишные покрытия, различающиеся своими свойствами.

Финишные покрытия наносятся в процессе производства печатных плат на контактные площадки и другие открытые элементы печатного рисунка. Основное назначение покрытий – это защита медной поверхности контактных площадок и обеспечение качественной пайки электронных компонентов на печатные платы. Для выполнения данной задачи к финишным покрытиям предъявляются следующие основные требования:

- хорошая смачиваемость покрытия припоем;
- сохранение паяемости в течение длительного времени;
- предотвращение отслаивания при эксплуатации изделия;
- сочетаемость покрытий компонентов и плат.

При производстве также немаловажным фактором является еще и стоимость покрытия, поскольку она может существенно повлиять на конечную стоимость партии электронных изделий. Поэтому, несмотря на достаточно большое разнообразие финишных покрытий, сложно выбрать